

ARCHITETTURA DI UN CALCOLATORE

1

CENNI STORICI

<http://www.tecnoteca.it/contenuti/museo>

Calcolatori analogici

PASCAL (1642)
LEIBNIZ (1694)

La logica binaria e
le reti logiche

GEORGE BOOLE (1815-1864)

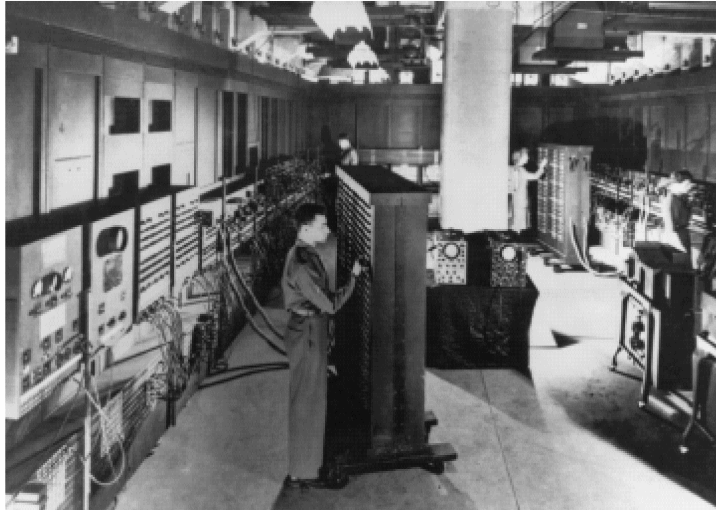
Il calcolatore programmabile e
la macchina analitica

CHARLES BABBAGE (1822)
ADA AUGUSTA LOVELACE

Il calcolatore a
programma memorizzato

JOHN VON NEUMANN (1944)
ALAN TURING

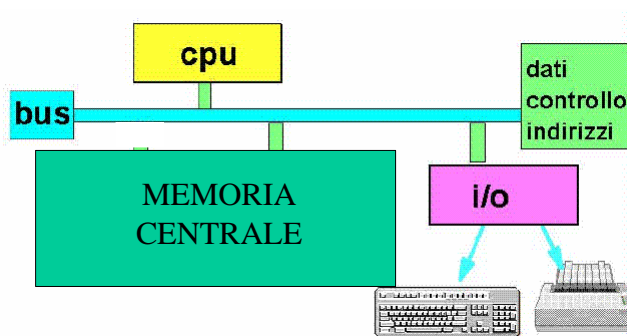
2



Il calcolatore ENIAC

3

Architettura della macchina di Von Neumann



CPU (Central Processing Unit), o Processore: svolge le elaborazioni e il trasferimento dei dati, cioè esegue i programmi

RAM (Random Access Memory) e ROM (Read Only Memory): insieme formano la **Memoria centrale**.

4

TECNOLOGIA DIGITALE

CPU, memoria centrale e dispositivi di I/O sono realizzati con **tecnologia elettronica digitale**.

Dati ed operazioni vengono codificati a partire da due valori distinti di grandezze elettriche:

tensione alta e tensione bassa a cui vengono convenzionalmente **associate le due cifre binarie 0 e 1**

Dati, operazioni, istruzioni, vengono codificati con **sequenze di bit**. Le operazioni aritmetiche che la CPU è in grado di eseguire operano in aritmetica binaria.

Si tratta di operazioni *elementari*: somma, differenza, scorrimento.

5

Memoria Centrale

- Dimensioni relativamente limitate
- Accesso estremamente rapido

La **RAM** è volatile (perde il suo contenuto quando si spegne il calcolatore) ed è usata per memorizzare dati e programmi.

La **ROM** è persistente (mantiene il suo contenuto quando si spegne il calcolatore) ma il suo contenuto è fisso e immutabile. È usata per memorizzare programmi di sistema.

6

Bus di sistema

Il **BUS** è il componente del calcolatore dedicato al trasferimento dei dati e delle informazioni di controllo tra le varie parti del calcolatore

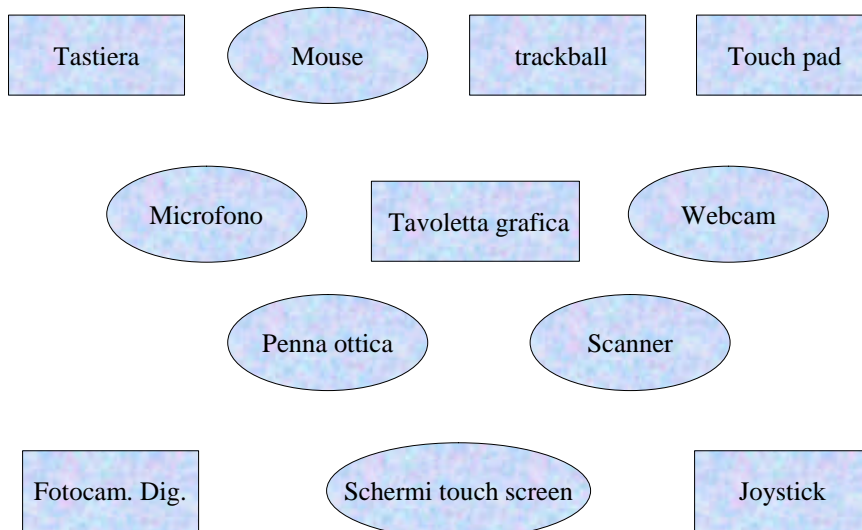
Il BUS è l'insieme dei collegamenti su cui vengono trasferiti i dati e i segnali di controllo

L'idea alla base del BUS è la seguente:

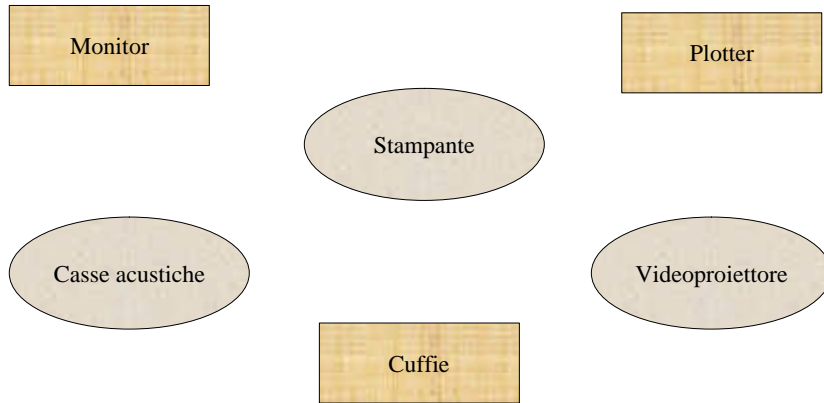
- nel calcolatore è necessario collegare tutti i componenti tra di loro (per permettere lo scambio di dati tra componenti)
- ci sono due modalità per collegare un insieme di componenti collegare ciascun componente con ogni altro componente collegare tutti i componenti a un unico insieme di linee (il BUS, appunto)

L'uso del BUS favorisce la modularità e l'espandibilità del calcolatore. ⁷

DISPOSITIVI DI INPUT

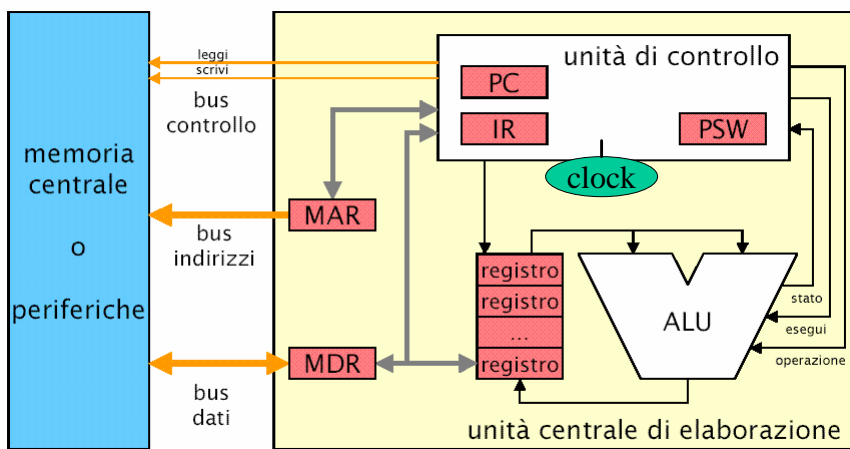


DISPOSITIVI DI OUTPUT



9

Unità Centrale di Elaborazione (Central Processing Unit, CPU) e collegamento con le altre unità funzionali.

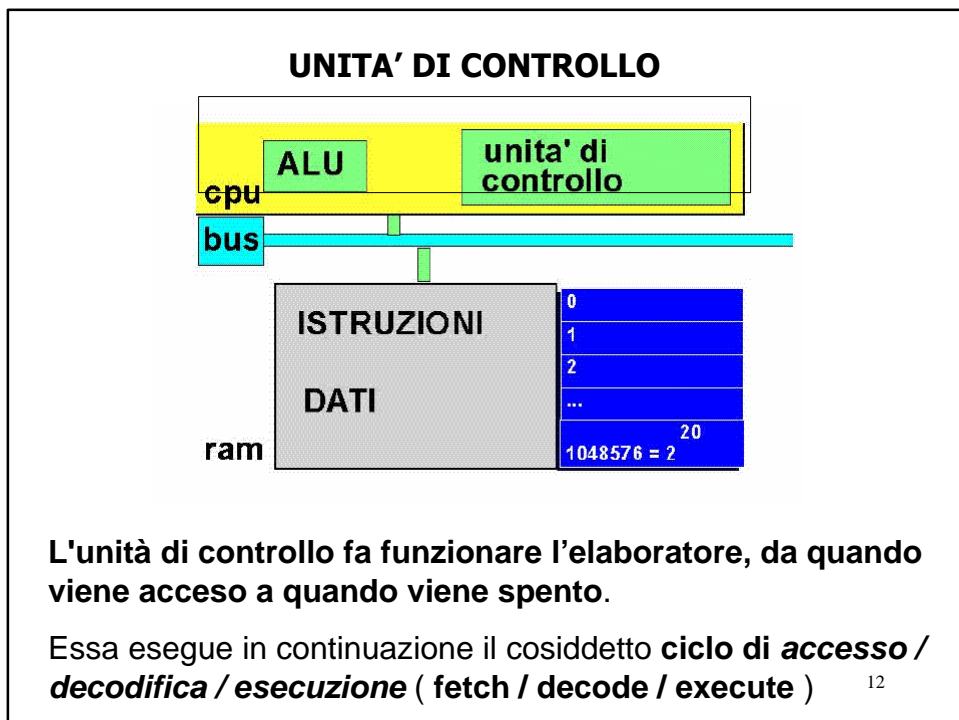


La CPU è fisicamente realizzata sotto forma di **microprocessore**.

La CPU contiene un numero limitato di celle di memoria (chiamate **registri**) con scopi specifici.

- **PC (Program Counter)**: registro contatore delle istruzioni, contiene l'indirizzo della prossima istruzione da eseguire
- **IR (Instruction Register)**: registro delle istruzioni, contiene l'istruzione che deve essere eseguita (codificata)
- **MAR (Memory Address Register)**: registro di indirizzamento della memoria, contiene l'indirizzo della cella di memoria che deve essere acceduta o memorizzata
- **MDR (Memory Data Register)**: registro dati di memoria, dato che è stato prelevato dalla memoria o che deve essere memorizzato
- **PSW (Processor Status Word)**: parola di stato del processore; contiene informazioni, opportunamente codificate, circa l'esito dell'ultima istruzione che è stata eseguita

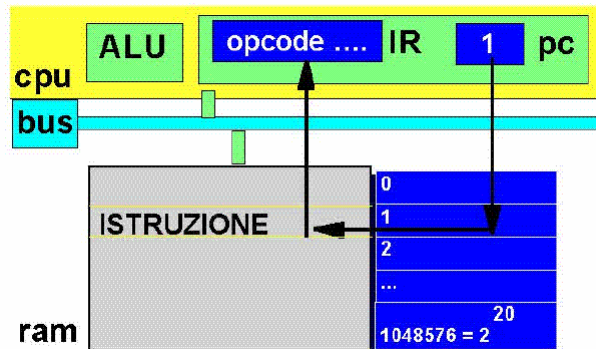
11



12

IL CICLO fetch/ decode / execute

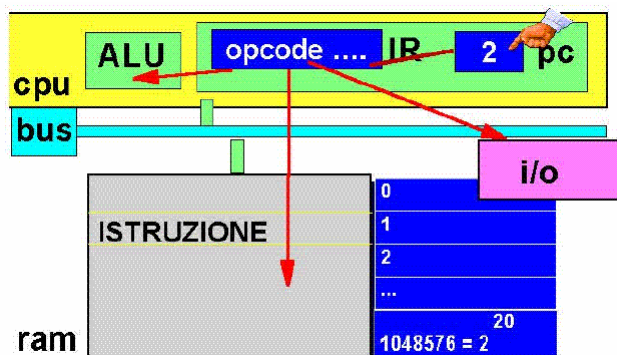
1) **FASE DI FETCH:** si accede alla prossima istruzione (puntata da PC) e la si porta dalla memoria centrale al Registro Istruzioni (IR)



13

2) **FASE DI DECODE:** si decodifica il tipo dell'istruzione in base al suo *OpCode*, si individuano i dati usati dall'istruzione, e li si trasferisce nei registri opportuni

3) **FASE DI EXECUTE:** si esegue l'istruzione



L'esecuzione di un programma avviene eseguendo ordinatamente le istruzioni del programma, svolgendo ripetutamente il ciclo fetch-decode-execute

UNITÀ LOGICO-ARITMETICA (ALU): esegue operazioni aritmetiche e confronti sui dati della memoria centrale o dei registri.

MEMORIA CENTRALE: contiene tutta l'informazione che deve essere elaborata "a breve termine". Ogni elemento di informazione, per poter essere elaborato, **deve** prima essere acquisito in memoria centrale.

RAM è volatile: se ne perde il contenuto quando la macchina viene spenta.

Ha un **tempo di accesso molto basso** (oggi tipicamente 60-70 ns, dove $1 \text{ ns} = 10^{-9} \text{ s}$)

Può essere pensata come una **sequenza di celle** (o "locazioni") di memoria. Ogni cella è identificata da un **indirizzo** e memorizza una sequenza di **cifre binarie (valore)**. Tale sequenza viene chiamata **parola (word)**.

15

Per ogni elaboratore, **la dimensione della parola** (cioè la "capienza" della cella di memoria) è **fissa**.

Elaboratori diversi possono avere parole di lunghezza differente (8, 16, 32, 64 bit).

Unità di misura:

Byte = 8 bit

Multipli:

Kilobyte (KB) 2^{10} byte = 1024 byte

Megabyte (MB) 2^{20} byte = 1048576 byte

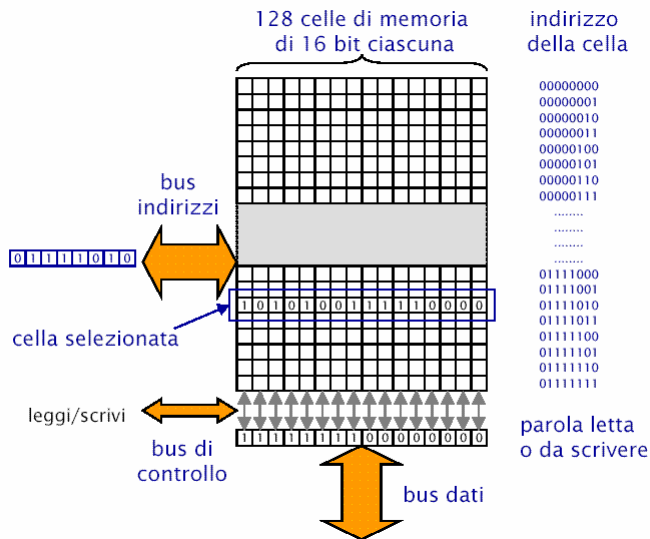
Gigabyte (GB) 2^{30} byte $\approx 10^9$ byte

Terabyte (TB) 2^{40} byte $\approx 10^{12}$ byte

Petabyte (PB) 2^{50} byte $\approx 10^{15}$ byte

16

Struttura di una memoria centrale



17

INDIRIZZAMENTO

L'elaboratore seleziona una particolare cella di memoria ponendone l'indirizzo nel *Memory Address Register* (MAR).

Se il MAR è lungo N bit, si possono indirizzare 2^N celle di memoria, da 0 a $2^N - 1$ (ad es., se $N=10$ si possono indirizzare 1024 celle).

OGGI: MAR è almeno di 32 bit

Operazione di **lettura** (*fetch*): copia nel *Memory Data Register* (MDR) il contenuto della cella di memoria indirizzata dal MAR.

Operazione di **scrittura** (*store*): copia il contenuto del registro MDR nella cella di memoria indirizzata dal MAR.

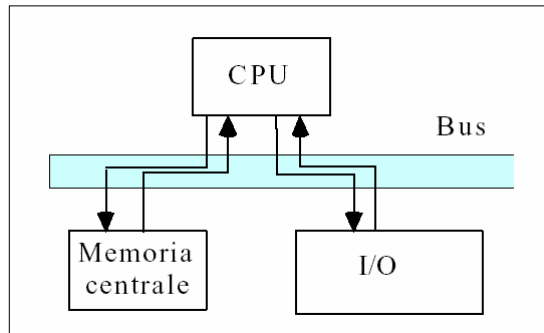
Le operazioni avvengono sotto il controllo della CPU.

18

BUS DI SISTEMA

Interconnette la CPU, la memoria e le interfacce verso dispositivi periferici (I/O, memoria di massa, etc.)

Collega **due unità funzionali alla volta**: una trasmette e l'altra riceve. Il trasferimento dei dati avviene sotto il controllo della CPU.



19

Su questo supporto (spesso costituito da più linee) viaggiano dati, indirizzi e comandi. Si distinguono spesso tali linee in:

- **Bus dati (data bus):** bidirezionale. Serve per trasmettere dati dalla memoria al registro dati (MDR) o viceversa.
- **Bus indirizzi (address bus):** unidirezionale. Serve per trasmettere il contenuto del registro indirizzi (MAR) alla memoria. Viene selezionata una specifica cella per successive operazioni di lettura o scrittura.
- **Bus comandi (command bus):** unidirezionale. Serve per inviare comandi verso la memoria (es: lettura o scrittura) o verso una periferica (es. "stampa" verso la stampante).

20

Unità di misura e Abbreviazioni

TEMPO

- **1 secondo**
- **10⁻³: milli, m**
- **10⁻⁶: micro, m**
- **10⁻⁹: nano, n**
- **10⁻¹²: pico, p**

FREQUENZA

- **hertz, Hz, hz: cicli al sec.**
- **e quindi Khz, Mhz, Gh**
- **rpm: rounds per minute, velocità di rotazione dei dischi**

21

TRASMISSIONE

- **bps: bits per second**
- **e quindi Kbps, Mbps, Gbps**

VELOCITÀ DEI SISTEMI DI ELABORAZIONE

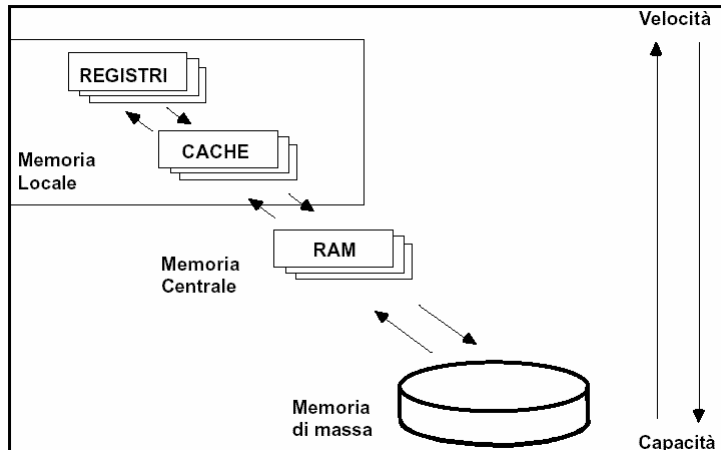
- **ips: instructions per second**
- **mips: milioni di istruzioni al secondo**
- **I/Ops: I/O operations per second**

Conversione tra unità di misura:

- **inch (2.54 cm); 1m = 39,37 inch**
- **foot (12 inch); 1m = 3,28 feet**
- **32 F° = 0 C° 212 F° = 100 C°: C°=(F°-32)*(5/9)**

22

GERARCHIA DELLE MEMORIE



23

MEMORIA CACHE

Sebbene la RAM sia veloce, non è **abbastanza** veloce da “star dietro” ai moderni processori: il processore perde tempo ad aspettare l’arrivo dei dati dalla RAM.

SOLUZIONE: inserire **tra processore e RAM** una **memoria particolarmente veloce** dove tenere i dati usati più spesso (**MEMORIA CACHE**). Così:

- la prima volta che il microprocessore carica dei dati dalla memoria centrale, tali dati vengono caricati anche sulla cache
- le volte successive, i dati possono essere letti dalla cache invece che dalla memoria centrale

Se abbiamo memorie veloci, perché non facciamo con esse tutta la RAM? Perché tali memorie veloci sono **molto costose!** Oggi, la cache è spesso già presente dentro al microprocessore (**cache di I° livello**) e altra può essere aggiunta (**cache di II° livello**)

24

Memorie secondarie

- **Memoria secondaria o Memoria di massa**
 - memorizza *grandi masse* di dati
 - i dati memorizzati sopravvivono all'esecuzione dei programmi.
 - **non può** essere acceduta direttamente dalla CPU
 - i dati di una memoria secondaria per essere elaborati dal processore devono passare nella memoria centrale
- **Memoria principale Vs. Memoria secondaria**
 - la **memoria secondaria** memorizza in modo permanente tutti i programmi e i dati del calcolatore
 - la **memoria centrale** memorizza i programmi in esecuzione e i dati necessari per la loro esecuzione

25

Memorie secondarie

- **non volatilità**
 - i dati memorizzati non si perdono allo spegnimento del calcolatore (perché memorizzati in forma magnetica o ottica anziché elettronica)
- **grande capacità**
 - capacità maggiore (anche di diversi ordini di grandezza) rispetto alla memoria centrale
- **bassi costi**
 - il costo per bit di una memoria secondaria è minore (di diversi ordini di grandezza) rispetto alla memoria centrale
- **bassa velocità di accesso**
 - tempi di accesso maggiori (di qualche ordine di grandezza) rispetto a quelli della memoria principale

26

Caratteristiche delle memorie

	Capacità	Velocità (TA)	€/MByte
registri	~1KB	~1ns	NA
cache	64 ÷ 1024 KB	~10ns	300
RAM	64 ÷ 2048 MB	~100ns	2
HD	8 ÷ 100 GB	~10ms	0.005
nastri/CD	~GB per unità	~100ms	0.005

27

DISPOSITIVI DI MEMORIA DI MASSA

Due classi fondamentali di dispositivi in base al metodo di accesso consentito:

1. **ad accesso sequenziale** (ad esempio, i **nastri**): per recuperare un dato è necessario accedere prima a tutti quelli che lo precedono sul dispositivo;
2. **ad accesso diretto** (**dischi**): è possibile recuperare direttamente un qualunque dato memorizzato.

Dispositivi magnetici (nastri o dischi): l'area del dispositivo è suddivisa in micro-zone; ogni micro-zona memorizza una informazione elementare sotto forma di *stato di magnetizzazione*: area magnetizzata / area non magnetizzata

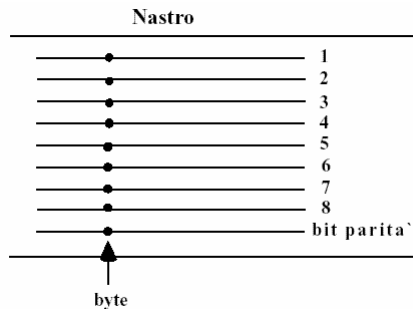
ai due possibili stati di magnetizzazione vengono **associate le due cifre binarie 0 e 1** (**bit** : Binary digIT)

28

NASTRI MAGNETICI

Sono nastri di materiale magnetizzabile raccolti su supporti circolari, o in cassette.

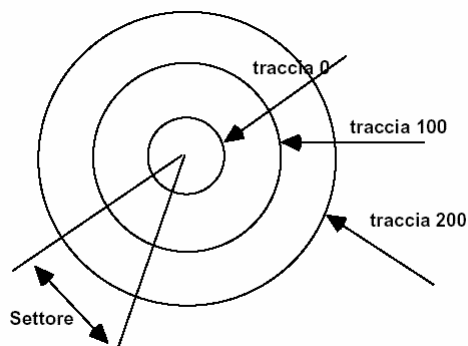
Sul nastro sono tracciate delle piste orizzontali parallele. Di solito, 9 piste parallele di cui 8 corrispondono ad un byte e la nona è il bit di parità.



I dati sul nastro sono organizzati in zone contigue dette **record**, separate da zone prive di informazione (*interrecord gap*).

29

DISCHI MAGNETICI

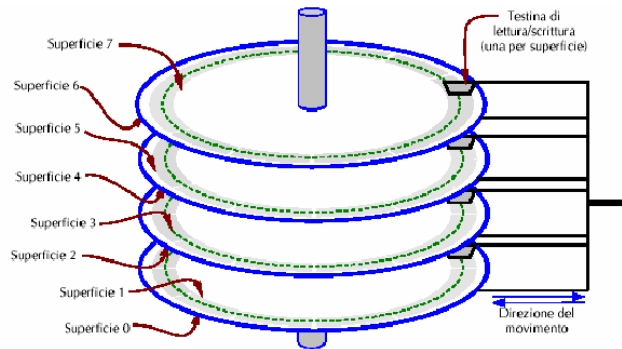


Un disco consiste in un certo numero di *piatti* con due superfici che ruotano attorno ad un perno centrale. Ogni superficie dispone di una propria testina di lettura/scrittura.

Le superfici sono organizzate in *cerchi concentrici* (**tracce**) e in *spicchi* di ugual grandezza (**settori**). Le tracce equidistanti dal centro formano un **cilindro**. I dati sono scritti occupando posizioni successive lungo le tracce, e corrispondono ad uno stato di *polarizzazione* (positiva o negativa) del materiale magnetico che costituisce i dischi.

Dischi magnetici: hard disk

Le tracce equidistanti dal centro formano un **cilindro**.



31

Ogni *blocco* del disco è identificato con la terna

(*superficie, traccia, settore*)

Per effettuare il trasferimento dei dati in memoria centrale occorre disporre di un'area di memoria (*buffer*) di dimensioni pari al blocco.

Il trasferimento avviene in tre fasi:

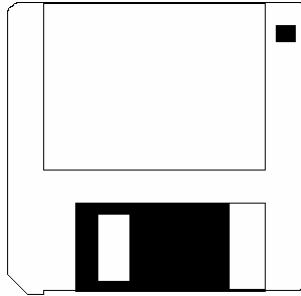
1. spostamento della testina (*seek*) verso la traccia richiesta;
2. attesa che il settore arrivi sotto la testina;
3. trasferimento dei dati in/da memoria centrale, solitamente eseguito da un processore dedicato (Direct Memory Access, DMA).

Calcolo del tempo di accesso:

$T_{i/o} = T_{seek} + T_{rotazione} + T_{trasferimento}$

32

DISCHETTI (FLOPPY DISK)



Sono dischi magnetici di piccola capacità, portatili, usati per trasferire informazioni (file) tra computer diversi. Sono costituiti da un unico disco con due superfici.

Storicamente ne sono stati creati vari tipi, identificati dal loro diametro (3.5, 5.25 e 8 pollici).

OGGI sopravvivono solo dischetti da 3.5" (1.4 Mbyte)

33

DISPOSITIVI OTTICI E MAGNETO-OTTICI

1984, CD-ROM (Compact-Disk Read-Only Memory) Capacità di oltre 600 Mbyte

Velocità di trasferimento:

- originariamente 150 Kbyte/secondo ("1X")
- OGGI: 12, 16, ..., 52 volte tanto

Oggi ci sono anche i CD-R ed i CD-RW

1997, DVD (Digital Video Disk)

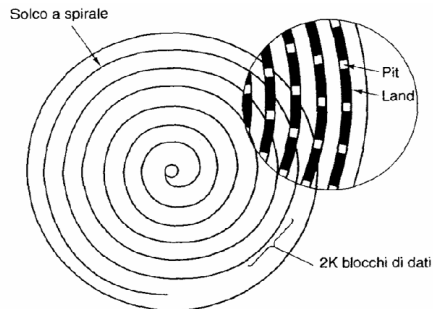
Evoluzione del CD-ROM. Capacità fino a 17 Gbyte. Velocità di trasferimento molto elevata

34

Dischi ottici

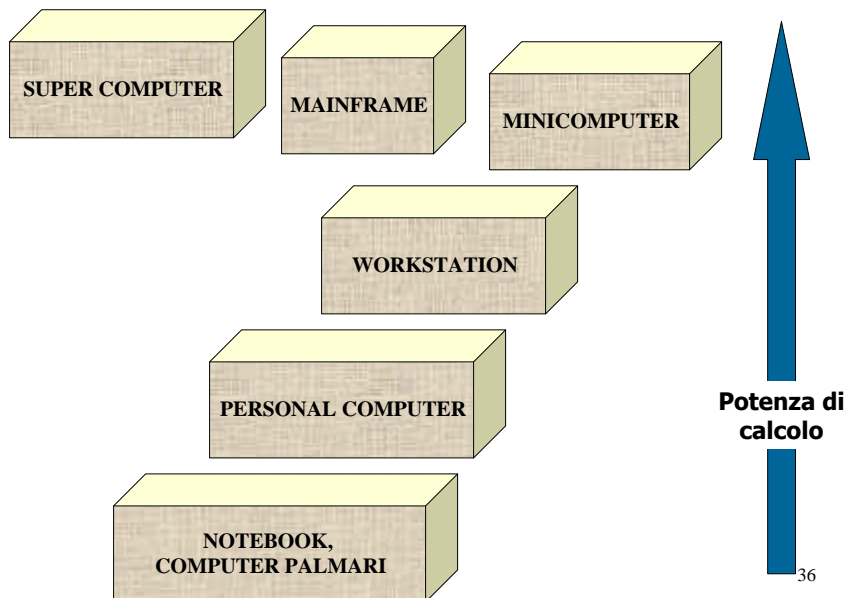
- La superficie di un disco presenta una successione di tratti disposti secondo un'unica traccia a spirale
 - **pit**: tratto di superficie avvallata
 - **land**: tratto di superficie liscia
- Il passaggio da pit a land (e viceversa) rappresenta 1 mentre l'assenza di variazione rappresenta 0

riflettono i raggi luminosi in modo diverso



35

TIPI DI COMPUTER



36

TIPI DI COMPUTER

Workstation: sistemi con capacità di supportare più attività contemporanee, spesso dedicati a più utenti. Prestazioni normalmente superiori a quello di un tipico Personal Computer.

Mini-calcolatori: macchine di medio-alta potenza, capaci di servire fino ad un centinaio di utenti contemporaneamente, collegati tramite terminali.

Mainframe: macchine di grandi dimensioni , costosi e sofisticati, che possono essere utilizzati da molti utenti contemporaneamente mediante terminali.

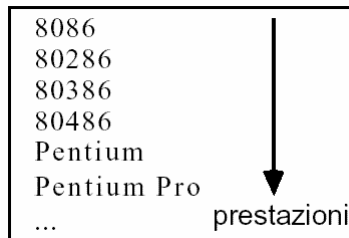
Super-calcolatori : hanno molti processori, grandi memorie di massa e servono tipicamente centinaia o migliaia di terminali.

Possibilità di connettere assieme vari calcolatori anche di tipo diverso
→ **Reti di calcolatori**

37

PERSONAL COMPUTER – PC

Usano processori della famiglia *Intel 80x86* :



Le prestazioni sono influenzate da vari parametri: frequenza dell'orologio di sistema (*clock*), dimensione della memoria centrale (*RAM*), velocità/parallelismo delle linee dati/comandi (*bus*).

Unità di misura delle prestazioni: **MIPS** (migliaia di istruzioni per secondo) e **Mflops** (migliaia di operazioni in virgola mobile per secondo)

38

CLASSIFICAZIONE DEI MICROPROCESSORI

